

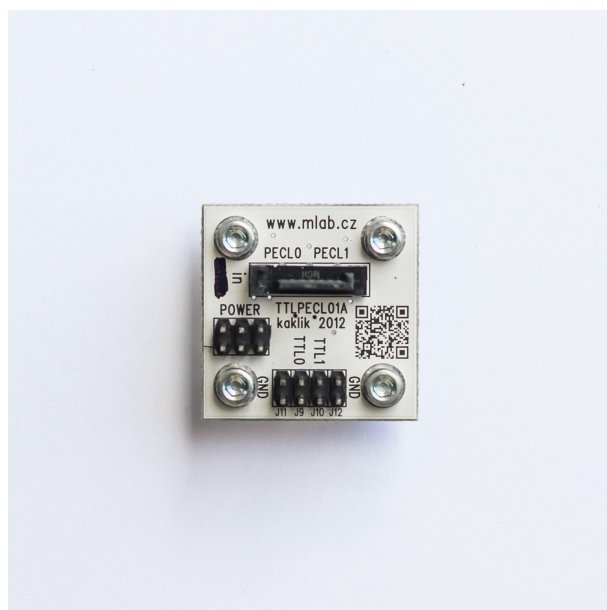
# Převodník logiky TTL na PECL TTLPECL01A

Jakub Kákona, kaklik@mlab.cz

8. ledna 2017

## Abstrakt

Modul je jednosměrným translátorem mezi logickými úrovněmi PECL a TTL. Směr převodu je vybrán během osazení modulu zvoleným typem obvodu



# Obsah

|          |                            |          |
|----------|----------------------------|----------|
| <b>1</b> | <b>Technické parametry</b> | <b>2</b> |
| <b>2</b> | <b>Popis konstrukce</b>    | <b>3</b> |
| 2.1      | Zapojení . . . . .         | 3        |
| <b>3</b> | <b>Výroba a testování</b>  | <b>5</b> |
| 3.1      | Osazení . . . . .          | 5        |
| 3.2      | Ověření funkce . . . . .   | 5        |
| <b>4</b> | <b>Použití modulu</b>      | <b>5</b> |
| 4.1      | Napájení . . . . .         | 5        |

## 1 Technické parametry

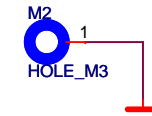
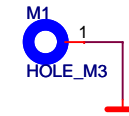
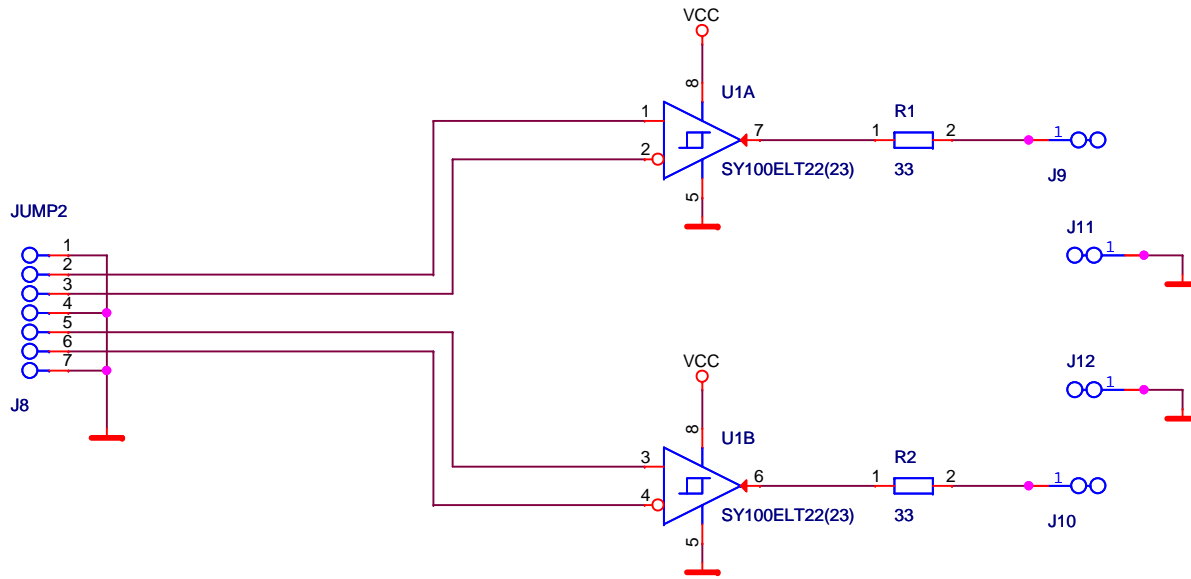
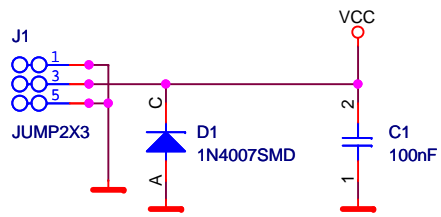
| Parametr                 | Hodnota     | Poznámka                  |
|--------------------------|-------------|---------------------------|
| Napájecí napětí          | 3,3 V       | 10 mA                     |
| Frekvenční rozsah        | 0 - 160 MHz | Pro napájecí napětí 3,3 V |
| Délka náběžné hrany TTL  | 1 ns        |                           |
| Délka náběžné hrany PECL | 500 ps      |                           |

## 2 Popis konstrukce

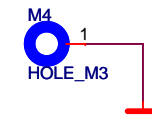
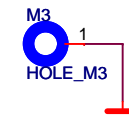
- Převod TTL na PECL - Realizuje se obvodem SY100ELT22L.
- Převod LVPECL na LVTTL - Realizuje se obvodem SY100ELT23L.

Směr převodu je pak označen přeškrtnutím nežádoucího IN nebo OUT v potisku modulu vedle SATA konektoru permanentním fixem. Při osazení obvodem SY100ELT23L je na modulu škrtnuto OUT a při osazení modulu obvodem SY100ELT22L je škrtnuto IN.

### 2.1 Zapojení



M5  
FIDU

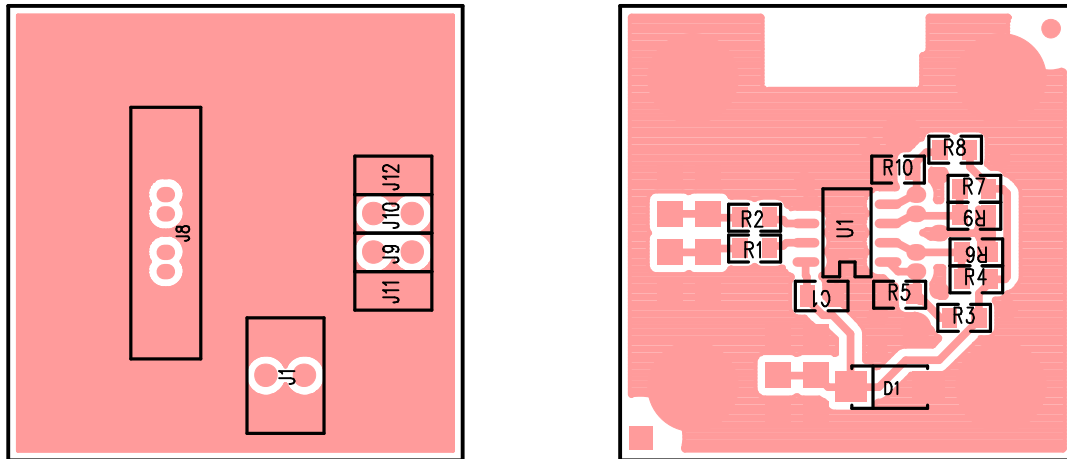


M6  
FIDU\_PASTE

|       |                             |                |        |
|-------|-----------------------------|----------------|--------|
| Firma |                             | Author         |        |
| MLAB  |                             | Kaklik         |        |
| Size  | Project Name                | Schematic Name | Rev    |
| A4    | Translators                 | TTL - PECL     | A      |
| Date: | Wednesday, January 12, 2011 | Sheet          | 1 of 1 |

## 3 Výroba a testování

### 3.1 Osazení



Obrázek 1: Rozložení součástek na vrchní a spodní straně plošného spoje modulu.

| Počet | Označení         | Typ                         | Pouzdro |
|-------|------------------|-----------------------------|---------|
| 1     | C1               | 100nF                       | SMA     |
| 1     | D1               | M4                          | SMA     |
| 1     | J1               | JUMP2X3                     |         |
| 1     | J8               | SATA connector              |         |
| 1     | (J9,J10,J11,J12) | JUMP2X4                     |         |
| 2     | R1,R2            | 33                          | 0805    |
| 4     | R3,R4,R7,R8      | 130 <sup>1</sup>            | 0805    |
| 4     | R5,R6,R9,R10     | 82 <sup>2</sup>             | 0805    |
| 1     | U1               | SY100ELT22(23) <sup>3</sup> | SO8     |

Tabulka 1: Seznam součástek osazovaných na desku plošného spoje.

### 3.2 Ověření funkce

Moduly otestujeme navzájem proti sobě tak, že použijeme variantu modulu pro převod z LVPECL na LVTTL a variantu modulu pro převod LVTTL na LVPECL. Oba moduly pak propojíme SATA kabelem a vyzkoušíme přenos logických úrovní.

<sup>1</sup>Terminální rezistory se osazují pouze v případě diferenčního vstupu

<sup>2</sup>Terminální rezistory se osazují pouze v případě diferenčního vstupu

<sup>3</sup>Konkrétní typ se osazuje podle typu vstupního signálu

## 4 Použití modulu

### 4.1 Napájení

Napájecí napětí modulu by mělo odpovídat napájecímu napětí související logiky. A je 3,3V pro LVPECL a LVTTL a +5V pro PECL a TTL logiku. Je ale silně doporučeno moduly používat pouze s napájecím napětím 3,3 V.

Pozor! V případě použití obvodu SY100ELT23L (Převod LVPECL na LVTTL) je maximální dovolené napájecí napětí pouze 3,6V! Při jeho překročení může dojít ke zničení modulu.